

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2003年10月23日 (23.10.2003)

PCT

(10) 国際公開番号
WO 03/088044 A1

- (51) 国際特許分類: G06F 12/00, G06K 19/07 (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 佐々木 淳子
(SASAKI, Junko) [JP/JP]; 〒141-0001 東京都品川区北
(21) 国際出願番号: PCT/JP03/04709 品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).
(22) 国際出願日: 2003年4月14日 (14.04.2003) (74) 代理人: 小池 晃, 外(KOIKE, Akira et al.); 〒100-0011
(25) 国際出願の言語: 日本語 東京都千代田区 内幸町一丁目1番7号 大和生命ビ
(26) 国際公開の言語: 日本語 ル11階 Tokyo (JP).
(30) 優先権データ: (81) 指定国 (国内): CN, KR, US.
特願2002-112641 2002年4月15日 (15.04.2002) JP (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC,
(71) 出願人 (米国を除く全ての指定国について): ソニー株 NL, PT, RO, SE, SI, SK, TR).
式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001
東京都品川区北品川6丁目7番35号 Tokyo (JP). 添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: DATA STORAGE DEVICE

(54) 発明の名称: データ記憶装置

A	クラスサイズ < ブロックサイズ [128Kbyte]		B
	LBAセクタ番号	ブロック番号	
0	0	0	DATA
1	1	0	DATA
2	2	0	DATA
3	3	0	DATA
4	4	0	DATA
5	5	0	DATA
6	6	0	DATA
7	7	0	DATA
8	8	0	DATA
9	9	0	DATA
10	10	0	DATA
11	11	0	DATA
12	12	0	DATA
13	13	0	DATA
14	14	0	DATA
15	15	0	DATA
16	16	0	DATA
17	17	0	DATA
18	18	0	DATA
19	19	0	DATA
20	20	0	DATA
21	21	0	DATA
22	22	0	DATA
23	23	0	DATA
24	24	0	DATA
25	25	0	DATA
26	26	0	DATA
27	27	0	DATA
28	28	0	DATA
29	29	0	DATA
30	30	0	DATA
31	31	0	DATA
32	32	0	DATA
33	33	0	DATA
34	34	0	DATA
35	35	0	DATA
36	36	0	DATA
37	37	0	DATA
38	38	0	DATA
39	39	0	DATA
40	40	0	DATA
41	41	0	DATA
42	42	0	DATA
43	43	0	DATA
44	44	0	DATA
45	45	0	DATA
46	46	0	DATA
47	47	0	DATA
48	48	0	DATA
49	49	0	DATA
50	50	0	DATA
51	51	0	DATA
52	52	0	DATA
53	53	0	DATA
54	54	0	DATA
55	55	0	DATA
56	56	0	DATA
57	57	0	DATA
58	58	0	DATA
59	59	0	DATA
60	60	0	DATA
61	61	0	DATA
62	62	0	DATA
63	63	0	DATA
64	64	0	DATA
65	65	0	DATA
66	66	0	DATA
67	67	0	DATA
68	68	0	DATA
69	69	0	DATA
70	70	0	DATA
71	71	0	DATA
72	72	0	DATA
73	73	0	DATA
74	74	0	DATA
75	75	0	DATA
76	76	0	DATA
77	77	0	DATA
78	78	0	DATA
79	79	0	DATA
80	80	0	DATA
81	81	0	DATA
82	82	0	DATA
83	83	0	DATA
84	84	0	DATA
85	85	0	DATA
86	86	0	DATA
87	87	0	DATA
88	88	0	DATA
89	89	0	DATA
90	90	0	DATA
91	91	0	DATA
92	92	0	DATA
93	93	0	DATA
94	94	0	DATA
95	95	0	DATA
96	96	0	DATA
97	97	0	DATA
98	98	0	DATA
99	99	0	DATA

A...LBA SECTOR NUMBER
B...CLUSTER SIZE BLOCK SIZE [128Kbyte]
C...BLOCK NUMBER
D...CONTENT OF DATA
E...EMPTY
F...ROUTE DIRECTORY ENTRY
G...CLUSTER 2
H...CLUSTER 3
I...CLUSTER 4
J...CLUSTER 5
K...CLUSTER 6

(57) Abstract: A data storage device is composed of a non-volatile semiconductor memory and an attribute information storing section. In the attribute information storing section of the data storage device, information representing the number of sectors in a block and the logical address of the sector at the boundary of the block is stored. A host device into which the data storage device is loaded keeps track of the number of clusters constructing one block and the location of the first cluster of the block in the data storage device, and records data in units of a block.

(57) 要約: 本発明は、不揮発性の半導体メモリと、アトリビュート情報記憶部とを備えるデータ記憶装置である。データ記憶装置のアトリビュート情報記憶部には、1つのブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とが格納されている。データ記憶装置が装着されるホスト機器は、データ記憶装置内の1ブロックを構成するクラスタ数と、ブロックの先頭クラスタ位置とを把握し、1ブロック単位でデータを記録していく。

WO 03/088044 A1



補正書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

データ記憶装置

技術分野

本発明は、内部に不揮発性の半導体メモリを備えたデータ記憶装置に関する。

本出願は、日本国において2002年4月15日に出願された日本特許出願番号2002-112641を基礎として優先権を主張するものであり、この出願は参照することにより、本出願に援用される。

背景技術

従来、電氣的に消去可能な不揮発性メモリとして、NAND型のフラッシュメモリが用いられている。この種のNAND型のフラッシュメモリは、データが消去された状態で、新たなデータの書き込みが行われる。フラッシュメモリでは、データを一括消去する消去ブロックを設けて、この消去ブロック単位でデータの消去を行った後、新たなデータの書き込みがされる。また、フラッシュメモリでは、消去ブロックのサイズと、データの書き込み単位（物理セクタ）とが異なっており、1つの消去ブロック内に複数の物理セクタが設けられている。

フラッシュメモリにおいては、1つの消去ブロック内では、物理的に一定方向に向かってデータを記録する必要がある。これは、消去ブロック内の任意の物理セクタにデータを記録した場合、フラッシュメモリの特性上、書き込み対象セクタから一定方向側に位置するセクタは記録済みデータの内容が保証されるが、書き込み対象セクタから反対方向側に位置するセクタは、記録済みデータの内容が保証されないためである。そのため、フラッシュメモリでは、順方向にデータを記録していけば常に記録済みデータの内容が保証されるように、物理アドレスや論理アドレスが設定されるのが一般的である。なお、記録対象の消去ブロックとは異なる消去ブロックに記録されているデータに関しては、その記録位置に関わ

らず、データ内容は常に保証される。

このようなNAND型のフラッシュメモリを利用したアプリケーションとして、いわゆるメモリカードと呼ばれる、リムーバブルな小型ICメモリ装置が知られている。メモリカードは、静止画像データ、動画データ、音声データ、音楽データ等の各種デジタルデータを格納することができる。そのため、メモリカードは、例えば、情報携帯端末、デスクトップ型コンピュータ、ノート型コンピュータ、携帯電話機、オーディオ装置、家電装置等々のホスト機器に、外部記憶メディアとして用いられる。

メモリカードを外部記憶メディアとして利用するホスト機器は、ハードディスク等の内部記憶メディアが備えられる場合がある。ハードディスクは、一般的にMS-DOS（商標）と呼ばれるファイルシステムを媒介として、ホスト機器から論理フォーマットでアクセスがなされる。そのため、メモリカードも、このような他の記憶メディアとの互換性を図るため、MS-DOSといったような一般的なファイルシステムを適用できることが望ましい。

MS-DOSでは、ストレージメディアへのアクセス単位として、クラスタと呼ばれる単位が規定されている。MS-DOSでは、このクラスタ単位で、FAT (File Allocation Table) を生成し、記憶メディア内に記録されているデータの連結関係が管理されている。従って、ホスト機器は、このクラスタ単位で論理的にアクセスを行うことにより、記憶メディアに記録されているデータの読み出し、或いは、記憶メディアに対するデータの書き込みが行われる。

ところで、従来のメモリカードは、フラッシュメモリの容量が比較的小さく、クラスタのサイズと消去ブロックのサイズとが一致してため、クラスタ単位でデータの記録を行っている限りでは、どのような記録を行ったとしても記録済みのデータの内容が保証されていた。

しかし、フラッシュメモリの高容量化が進み、それに伴って消去ブロックサイズも大きくなるに伴い、高容量化されたフラッシュメモリを用いたメモリカードでは、ファイルシステムにMS-DOSを用いると、クラスタのサイズが消去ブロックのサイズよりも小さくなってしまう。このように、クラスタのサイズが消去ブロックのサイズよりも小さくなった場合、クラスタ単位でのデータの記録を

行ったとしても、記録済みデータの内容が保証されない場合が生じてしまう可能性がある。

このような高容量化されたフラッシュメモリを用いたメモリカードでは、記録済みデータの内容を保証するため、同一の消去ブロック内で、書き込み対象となるクラスタより後ろに記録済みのクラスタがある場合には、ガベッジコレクションと呼ばれるメモリ領域を確保する処理が行われていた。

メモリカードにおけるガベッジコレクションは、具体的には次のように行われる。

消去ブロック内の一部のクラスタに対してデータを書き込む場合、その消去ブロック内において書き込み対象のクラスタよりアドレスが後ろ側のクラスタに、既に記録済みの有効なデータが記録されているか否かを判断する。もし、同一の消去ブロック内でアドレスが後ろ側のクラスタに既に記録済みの有効なデータがある場合、書き込み対象クラスタのデータを除いた消去ブロック内の全データを一旦バッファに読み出す。続いて、新たな消去ブロックを確保し、バッファ内のデータと書き込み対象データとを合成したデータを、確保した新たな消去ブロックに書き込む処理を行う。

以上の処理がメモリカードにおけるガベッジコレクションの処理である。なお、ガベッジコレクションは、一般にメモリカード内のCPUが行うため、ホスト機器のオペレーションシステムではその処理が認識されない。

このように、メモリカードにおけるガベッジコレクションは、記録時に行われる処理であるにも関わらず、データの読み出し及びバッファリングといった冗長を行わなければならない。そのため、ガベッジコレクションが発生した場合には、ホスト機器とメモリカードと間の記録速度が低下してしまう。このため、本来的には、ガベッジコレクションを常に発生させずに、データの記録を行えることが望ましい。

ガベッジコレクションを常に発生させないためには、ホスト側からメモリ内の物理アドレスを直接管理し、データの書き込みを行えばよい。しかしながら、MS-DOSでは、メディアを物理アドレスで管理していないので、メモリ内の物理アドレスを直接アクセスするには、MS-DOSとは異なる特殊なファイルシ

システムを適用しなければならず、他のメディアとの互換性を保つことができないので、望ましくない。

発明の開示

本発明の目的は、従来のＩＣメモリ装置等のデータ記憶装置が有する有する問題点を解消することができる新規なデータ記憶装置を提供することにある。

本発明の他の目的は、半導体メモリに対するデータのアクセス単位の最大サイズが、当該半導体メモリの消去ブロックサイズよりも小さいファイルシステムが適用された場合であっても、いわゆるガベッジコレクションを発生させずに、データを記録することが可能なデータ記憶装置を提供することにある。

上述したような目的を達成するために提案される本発明に係るデータ記憶装置は、ホスト機器に対して着脱自在に取り付けられるリムーバブルなデータ記憶装置である。データ記憶装置は、記録されているデータが所定のデータ量のブロック単位で一括消去される不揮発性の半導体メモリと、本装置の内部情報が記録されたシステム情報記憶部とを備える。半導体メモリの記録領域には、ユーザによってデータが記録される領域であるユーザ領域が設けられている。ユーザ領域は、データ読み書き単位であるセクタ毎に論理アドレスを設定して記録データを管理するとともに物理的に連続する所定数のセクタから構成されるクラスタ単位で記録データの連結関係を管理する論理フォーマットに対応した、ファイル管理データが記録され、この論理フォーマットに基づきホスト機器からのアクセスが行われる。システム情報記憶部には、１つのブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とが格納されている。

本発明の更に他の目的、本発明によって得られる具体的な利点は、以下において図面を参照して説明される実施の形態の説明から一層明らかにされるであろう。

図面の簡単な説明

図１は、本発明が適用されたメモリカード及びこのメモリカードを用いるホス

ト機器を示す斜視図である。

図2は、メモリカードを表面側から見た斜視図である。

図3は、メモリカードを裏面側から見た斜視図である。

図4は、メモリカードの内部ブロック構成を示すブロック図である。

図5は、メモリカードとホスト機器との間のデータ伝送をするためのインタフェース機能の構成図である。

図6は、アトリビュート情報エリアに記録されるデータ構造を示す図である。

図7は、ホスト機器のデータ記録処理内容を示すフローチャートである。

図8は、第1の具体例のフォーマットを適用した場合のメディアイメージを示す図である。

図9は、第1の具体例のフォーマットを適用した場合の各パラメータの値を示す図である。

図10は、第1の具体例のフォーマットを適用した場合のMBRの記述内容を示す図である。

図11は、第1の具体例のフォーマットを適用した場合のPBRの記述内容を示す図である。

図12は、第2の具体例のフォーマットを適用した場合のメディアイメージを示す図である。

図13は、第2の具体例のフォーマットを適用した場合の各パラメータの値を示す図である。

図14は、第2の具体例のフォーマットを適用した場合のMBRの記述内容を示す図である。

図15は、第2の具体例のフォーマットを適用した場合のPBRの記述内容を示す図である。

図16は、第1の具体例のフォーマットを適用した場合のFATの状態を示す図である。

図17は、第2の具体例のフォーマットを適用した場合のFATの状態を示す図である。

図18は、通常フォーマットのメディアイメージを示す図である。

図19は、ブロックサイズよりクラスタサイズの方が小さいメモリカードのメディアイメージを示す図である。

図20は、ブロックサイズとクラスタサイズとが同一のメモリカードのメディアイメージを示す図である。

発明を実施するための最良の形態

以下、本発明をリムーバブルな小型ICメモリ装置、並びに、この小型ICメモリ装置を外部記憶メディアとして用いるデータ処理装置に適用した例を挙げて説明する。

なお、以下の説明で、小型ICメモリ装置をメモリカードと称し、このメモリカードが接続されるデータ処理装置をホスト機器と称する。

まず、本発明を適用したホスト機器及びこのホスト機器に接続されるメモリカードの概略を図1を参照して説明する。

本発明に係るメモリカード1は、内部に不揮発性の半導体メモリ（ICメモリ）を有しており、静止画像データ、動画データ、音声データ、音楽データ等の各種デジタルデータを格納することができる。このメモリカード1は、例えば、情報携帯端末、デスクトップ型コンピュータ、ノート型コンピュータ、携帯電話機、オーディオ装置、家電装置等々のホスト機器2の外部記憶メディアとして機能する。

メモリカード1は、図1に示すように、ホスト機器2に設けられている挿脱口3に挿入された状態で使用される。メモリカード1の挿脱口3に対する挿入及び抜き取りは、ユーザが自在に行うことができる。そのため、あるホスト機器に挿入されていたメモリカード1を抜き出して、他のホスト機器に挿入することもできる。すなわち、本メモリカード1は、異なるホスト機器間のデータのやり取りに用いることが可能である。

メモリカード1及びホスト機器2は、4ビットパラレルデータ、クロック信号、バーステート信号の6つの信号を転送する6線式半2重パラレルプロトコルを用いたパラレルインタフェースでデータの転送を行う。

本発明に係るメモリカード1は、図2に示すように、略長方形の薄板状に形成され、長手方向の長さ L_1 を50mmとし、幅 W_1 を21.45mmとし、厚さ D_1 を2.8mmとして形成されている。メモリカード1は、一方の面を表面1aとし、他方の面を裏面1bとしている。メモリカード1長手方向の一端側の裏面1b側には、図3に示すように、10個の平面電極である接続端子群4が設けられている。接続端子群4を構成する各電極は、メモリカード1の幅方向に並列して設けられている。電極と電極との各間には、裏面1bから垂直に立ち上がった仕切片5が設けられている。各仕切片5は、各電極に接続される接続端子が他の電極に接触することを防止するようにしたものである。メモリカード1の裏面1bの一端部側の中央部には、図3に示すように、誤消去禁止用のスライドスイッチ6が設けられている。

上述したメモリカード1が装着されるホスト機器2には、メモリカード1を挿脱するための挿脱口3が設けられている。挿脱口3は、図1に示すように、ホスト機器2の前面側にメモリカード1の幅 W_1 及び厚さ D_1 に対応する開口として形成されている。挿脱口3を介してホスト機器2に挿入されたメモリカード1は、接続端子群4を構成する各電極にホスト機器2側の接続端子が接続されることにより、ホスト機器2への保持が図られて脱落が防止される。なお、ホスト機器2側の接続端子は、装着されるメモリカード1に設けられる接続端子群4を構成する電極に対応して10個の接点を有する。

本発明に係るメモリカード1は、接続端子群4が設けられた一端側を挿入端とし、図2中矢印 X_1 方向を挿入方向として挿脱口3を介してホスト機器2に装着される。ホスト機器2に装着されたメモリカード1は、接続端子群4を構成する各電極とホスト機器2側の接続端子の各接点とが接続され、信号の授受が可能な状態となる。

次に、本発明に係るメモリカード1の内部構成を、図4を参照して説明する。

本発明に係るメモリカード1は、図4に示すように、パラレルインタフェース回路(I/F)12と、レジスタ回路13と、データバッファ回路14と、ECC回路15と、メモリI/Fコントローラ16と、不揮発性半導体メモリ17と、発振制御回路18とを備えている。

パラレル I/F 回路 12 は、6 線式半 2 重パラレル方式のデータ転送プロトコルを用いて、ホスト機器 2 との間でデータの転送を行う回路である。

レジスタ回路 13 は、例えば、ホスト機器から転送されるメモリ I/F コントローラ 16 に対する動作制御コマンド（以下、この動作制御コマンドのことをコントロールコマンドと称する。）、メモリカード 1 内の内部状態、コントロールコマンドを実行する際に必要な諸処のパラメータ、不揮発性半導体メモリ 17 内のファイル管理情報等を記憶する回路である。このレジスタ回路 13 は、ホスト機器 2 及びメモリ I/F コントローラ 16 の両者からアクセスされる。なお、ホスト機器 2 は、本メモリカードのデータ転送プロトコル上で規定される転送プロトコルコマンド（以下、TPC (Transfer Protocol Command) という。）を用いて、レジスタ回路 13 に対してアクセスを行う。すなわち、レジスタ回路 13 に格納されるコントロールコマンドや各種パラメータに対してホスト機器 2 が書き込みや読み出しをする場合には、TPC を用いて行う。

データバッファ回路 14 は、不揮発性半導体メモリ 17 へ書き込まれるデータ、並びに、不揮発性半導体メモリ 17 から読み出されたデータを、一時的に保存するメモリ回路である。すなわち、ホスト機器 2 から不揮発性半導体メモリ 17 へデータが書き込まれる場合には、書き込み対象データがホスト機器 2 からデータバッファ回路 14 へデータ転送プロトコルに従って転送され、その後、データバッファ回路 14 に格納されている書き込み対象データをメモリ I/F コントローラ 16 が不揮発性半導体メモリ 17 に書き込む。不揮発性半導体メモリ 17 からホスト機器 2 へデータが読み出される場合には、メモリ I/F コントローラ 16 が不揮発性半導体メモリ 17 から読み出し対象データを読み出して一旦データバッファ回路 14 に格納し、その後、その読み出し対象データがデータ転送プロトコルに従ってデータバッファ回路 14 からホスト機器 2 へ転送される。

なお、データバッファ回路 14 は、所定のデータ書き込み単位（例えば、フラッシュメモリのページサイズと同一の 512 バイト）分のデータ容量を有している。なお、ホスト機器 2 は、TPC を用いて、データバッファ回路 14 に対してアクセスを行う。すなわち、データバッファ回路 14 に格納されるデータに対して、ホスト機器 2 が書き込みや読み出しをする場合には、TPC を用いて行う。

ECC回路15は、不揮発性半導体メモリ17へ書き込まれるデータに対して誤り訂正コード(ECC)を付加する。また、ECC回路15は、不揮発性半導体メモリ17から読み出したデータに付加されている誤り訂正コードに基づき、この読み出したデータに対する誤り訂正処理を行う。例えば、誤り訂正コードは、512バイトのデータ単位に対して3バイト分付加される。

メモリI/Fコントローラ16は、レジスタ回路13内に格納されているコントロールコマンドに従い、データバッファ回路14と不揮発性半導体メモリ17との間のデータのやり取りの制御、不揮発性半導体メモリ17のデータのセキュリティ管理の制御、メモリカード1のその他のファンクションの制御、並びに、レジスタ回路13内に格納されているデータの更新処理等を行う。

不揮発性半導体メモリ17は、例えば、NAND型のフラッシュメモリ等の不揮発性の半導体メモリである。不揮発性半導体メモリ17の容量は、例えば16Mバイト、32Mバイト、64Mバイト、128Mバイトである。不揮発性半導体メモリ17は、消去ブロック単位が、例えば16Kバイトである。読み書き単位はページと称され、データバッファ回路14と同一の512バイトである。発振制御回路18は、本メモリカード1内の動作クロックを発生する。

メモリカード1の接続端子には、VSS端子、VCC端子、DATA0端子、DATA1端子、DATA2端子、DATA3端子、BS端子、CLK端子、INS端子が設けられている。なお、VSS端子は2つ設けられているので、メモリカード1には、合計10個の接続端子が設けられていることとなる。ホスト機器2側にも同様の接続端子が設けられている。

VSS端子は、VSS(基準0ボルト電圧)が接続される。このVSS端子は、ホスト機器側のグラウンドとメモリカード側のグラウンドとを接続し、ホスト機器とメモリカードとの0ボルト基準電位を一致させる。VCC端子は、電源電圧(VCC)がホスト機器から供給される。

DATA0端子は、メモリカード1とホスト機器2との間に転送される4ビットパラレルデータのうちの最下位ビットのデータ信号(DATA0)が入出力される。DATA1端子は、メモリカード1とホスト機器2との間に転送される4ビットパラレルデータのうちの下位から2ビット目のデータ信号(DATA1)

が入出力される。DATA 2 端子は、メモリカード 1 とホスト機器 2 との間に転送される 4 ビットパラレルデータのうちの低位から 3 ビット目のデータ信号 (DATA 2) が入出力される。DATA 3 端子は、メモリカード 1 とホスト機器 2 との間に転送される 4 ビットパラレルデータのうちの低位から 4 ビット目のデータ信号 (DATA 3) が入出力される。

BS 端子は、バスステート信号がホスト機器からメモリカードへ入力される。CLK 端子は、クロック信号がホスト機器 2 から入力される。INS 端子は、メモリカードがスロットに挿入されているか、或いは、挿入されていないかを、ホスト機器 2 が判断するための挿入/拔出検出に用いられる。メモリカード 1 の INS 端子はグランドに接続されており、ホスト機器 2 の INS 端子は抵抗を介してプルアップされている。

次に、メモリカード 1 とホスト機器 2 との間のデータ伝送をするためのインタフェースの機能構成を図 5 を参照して説明する。

ホスト機器 2 のインタフェース機能は、図 5 に示すように、ファイルマネージャ 31 と、TPC インタフェース 32 と、パラレルインタフェース 33 とから構成される。また、メモリカード 1 のインタフェース機能は、パラレルインタフェース 33 と、レジスタ 35 と、データバッファ 36 と、メモリコントローラ 37 と、メモリ 38 とから構成される。

ファイルマネージャ 31 は、ホスト機器のオペレーションシステムであり、メモリカード 1 内に格納されているファイル、並びに、ホスト機器の他のメディアに格納されているファイルの管理を行う。本実施の形態では、ファイルマネージャ 31 は、オペレーションシステムとして MS-DOS (Microsoft Disc Operation System) (登録商標) が用いられる。ファイルマネージャ 31 は、MS-DOS によりホスト機器 2 に接続されている他のストレージメディアも管理している。ファイルマネージャ 31 は、ホスト機器 2 内のコントローラ内に実現される機能である。

TPC インタフェース 32 は、ファイルマネージャ 31 の下位レイヤとなるインタフェース機能である。TPC インタフェース 32 は、本インタフェースの特有のコマンド (TPC: Transfer Protocol Command) が規定されたデータ転送プ

ロトコルにより、メモリカード1内のレジスタ35及びデータバッファ36へアクセスを行う。このTPCインタフェース32は、ホスト機器2内のコントローラ等により実現される機能である。

パラレルインタフェース33、34は、TPCインタフェース32の下位レイヤとなり、本インタフェースシステムの物理階層である。パラレルインタフェース33、34は、4ビットパラレルデータ、クロック、バスステート信号の6つの信号を転送するデータ転送プロトコルである6線式半2重パラレルプロトコルに従い、データ転送を行う。パラレルインタフェース33、34は、パラレルインタフェース回路12により実現される機能である。

レジスタ35は、ホストから転送されたコントロールコマンド、メモリカードの内部状態、メモリ38にアクセスするデータのアドレス、コントロールコマンドを実行する際に必要な諸処のパラメータ、メモリ内のファイル管理情報等を格納する。レジスタ35は、メモリカード1のレジスタ回路13上に実現される機能である。

データバッファ36は、メモリ38へ書き込まれるデータ、並びに、メモリ38から読み出されたデータを、一時的に保存するバッファ領域である。データバッファ36は、メモリカード1のデータバッファ回路14上に実現される機能である。

メモリI/Fコントローラ37は、レジスタ35内に格納されているコマンド並びに各種情報に従い、データバッファ36とメモリ38との間のデータの読み出し、書き込み、消去、並びに、レジスタ35内の各種情報の更新等の制御を行う。メモリI/Fコントローラ37は、ホスト機器2上のメモリI/Fコントローラ16により実現される機能である。

メモリ38は、データのメモリ領域であり、メモリI/Fコントローラ37を通して独自のモデルとして仮想化されている。メモリ38は、メモリカード1上の不揮発性半導体メモリ17により実現される機能である。

以上のような構成のホスト機器及びメモリカードでは、ファイルマネージャ31に管理されている他のメディアに格納されているデータを、パラレルインタフェース33、34を介してメモリ38に転送することができる。ファイルマネー

ジャ 31 は、本メモリカードと他のストレージデバイスとを、オペレーションシステム (MS-DOS) で共通に管理しているため、例えば、メモリ 38 に格納されているデータを他のストレージメディアに転送したり、他のストレージメディアに格納されているデータをメモリ 38 に転送したりすることができる。

次に、メモリカード 1 のデータ格納領域 (不揮発性半導体メモリ 17) の物理フォーマットについて説明をする。

メモリカード 1 は、ユーザに生成されたファイルが格納されるユーザエリアと、本メモリカード 1 の内部情報等が格納されているシステムエリアとから構成されている。ユーザエリア及びシステムエリアは、ともにコントロールコマンドを用いてホスト機器 2 からアクセスが可能である。但し、ユーザエリアとシステムエリアとは、互いに異なるアドレス空間に形成されており、異なるコントロールコマンドによりホスト機器 2 からアクセスが行われる。

ユーザエリアは、例えば 64 K バイト又は 128 K バイトのブロックと呼ばれる単位で物理的に分割されている。このブロックが本メモリカード 1 における一括消去の単位となる。すなわち、フラッシュメモリにおける消去ブロックが、本ブロックに対応する。

ブロックには、有効ブロック及び予備ブロックの 2 種類がある。有効ブロックは、ファイルの実体データ等が記録されるブロックである。予備ブロックは、後発性の不良の代替データが記録される領域である。

ユーザエリアは、ホスト機器 2 からはセクタ単位で連続するエリアとして認識されるが、内部では有効なデータを記録するセクタ番号から導き出される論理ブロック番号と物理ブロック番号とで管理されている。論理ブロック番号と物理ブロック番号との対応情報は物理ブロックの管理エリアである冗長部に記録するとともに、対応をデータ化した状態でホスト機器 2 からはアクセスできないシステムエリアに記録している。

各ブロックには、ブロックの格納位置を特定する物理ブロック番号が設定されている。この物理ブロック番号は、有効ブロック及び予備ブロックの区別に関わらずユニークに番号が設定されている。有効ブロックには、論理ブロック番号が記録される。論理ブロック番号は、各ブロック内の所定の領域に書き込まれる。

論理ブロック番号は、本メモリカード1の初期化時に記録される。ブロックに不良が生じた場合には、未記録の予備ブロックに対して、不良ブロックの論理ブロック番号を書き込んで、論理ブロック番号の代替が行われる。各ブロック内は、ページと呼ばれる書き込み読み出し単位で分割されている。このページが、後述する論理フォーマットにおけるセクタと一対一で対応する。

各ブロックに付けられる論理ブロック番号は、後述する論理フォーマットにおけるクラスタ番号及びLBAセクタ番号と一義的に対応する。ホスト機器2側からは、後述する論理フォーマットでデータ格納領域に対して仮想的にアクセスがされるが、メモリI/Fコントローラ16が、論理ブロック番号と物理ブロック番号との対応関係が記述された論理-物理変換テーブルを用いてアドレス変換を行う。そのため、ホスト機器2側は、物理的にデータが記録されている位置を把握しなくても、論理的なアドレス（クラスタ番号やLBAセクタ番号）を用いて不揮発性半導体メモリ17に対してアクセスを行うことが可能となる。

次に、システムエリアの物理フォーマットを説明する。

システムエリアには、本メモリカード1を制御するために必要となる情報が記録されるアトリビュート情報エリアが設けられている。

アトリビュート情報エリアに記録されるデータは、図6に示すような構造を有する。

アトリビュート情報エリアには、図6に示すように、“ATRB info area confirmation”、“Device-Information entry”、“System information”、“MBR Values”、“PBR Values”が記録されている。

“ATRB info area confirmation”には、当該アトリビュート情報エリアを識別するための識別コードが含まれている。

“Device-Information entry”は、以下の“Device-Information (System information, MBR Values, PBR Values)”の各記録位置を示す。記録位置は、アトリビュート情報エリアのオフセット値で表される。

“System information”には、本メモリカード1の内部情報が記録される。例えば、“System information”には、バージョンやクラス情報、1ブロックのバイト数、1ブロックに含まれるセクタ数、トータルブロック数、アセンブリ日時、

シリアル番号、アセンブリメーカ番号、フラッシュメモリのメーカ番号、フラッシュメモリのモデル番号、コントローラの番号、コントローラの機能、ブロック境界の開始セクタ番号、デバイスタイプ（リードライト可能、リードオンリー等）等が記録される。

なお、“System information”に記録されている「1ブロックに含まれるセクタ数」及び「ブロック境界の開始セクタ番号」は、ホスト機器2が「リアルタイム記録モード」でデータを記録する際に参照されることとなる。「リアルタイム記録モード」の処理については、その詳細を後述する。

“MBR Values”には、MS-DOS上で規定されている「MBR」（Master Boot Record）の推奨パラメータが記録されている。例えば、“MBR Values”には、MBR内に記録されるブート識別、開始ヘッド番号、開始シリンダ番号、システム識別、最終ヘッド番号、最終セクタ番号、最終シリンダ番号、開始LBAセクタ番号、パーティションサイズが記録される。開始LBAセクタ番号に示されたセクタが、「PBR」（Partition Boot Record）の記録位置となる。つまり、MS-DOS上で規定されている各パーティションの開始位置となる。なお、MS-DOSでは、1つのストレージメディア内に、複数のパーティションを形成することが可能とされているが、本例では不揮発性半導体メモリ17に形成されるパーティションは1つであるものとしている。

本発明は、1つのみのパーティションを形成した場合のメモリカードに限定して適用されるものではなく、複数のパーティションを形成した場合のメモリカードに適用してもよい。

“PBR Values”には、MS-DOS上で規定されている「PBR」の推奨パラメータが記録されている。例えば、“PBR Values”には、PBR内に記録されるジャンプコード、OEM名とバージョン、1セクタあたりのバイト数、1クラスタあたりのセクタ数、予約セクタ数、FAT（File Allocation Table）数、ルートディレクトリエントリのエントリ数、メディア内のセクタの数、メディアID、1FATあたりのセクタ数、1ヘッドあたりのセクタ数、ヘッド数、隠しセクタ数、論理セクタの合計数、物理ドライブ番号、拡張ブート識別、ボリュームのシリアル番号、ボリュームラベル、ファイルシステムタイプが記録される。

本発明に係るメモリカード1のデータ格納領域（不揮発性半導体メモリ17）の物理フォーマットは、以上のように構成されている。

なお、本発明に係るメモリカード1には、コントロールコマンドとして、アトリビュート情報を読み出すコマンド（READ_ATRB）が設定されている。ホスト機器2は、“MBR Values”及び“PBR Values”を、READ_ATRBコマンドを用いて読み出すことにより、アセンブリメーカにより推奨される論理フォーマットで、メモリカード1を初期化することが可能となる。また、本メモリカード1には、コントロールコマンドとして、不揮発性半導体メモリ17を初期化するコマンド（FORMAT）が設定されている。ホスト機器2は、メモリカード1に対してFORMATコマンドを与えると、メモリI/Fコントローラ16がアトリビュート情報エリア内に記録されている“MBR Values”及び“PBR Values”を参照し、この“MBR Values”及び“PBR Values”の内容に従い不揮発性半導体メモリ17を初期化する。メモリカード1の初期化については、その詳細を後述する。

次に、本発明に係るメモリカード1に適用される論理フォーマットについて説明をする。

本発明に係るメモリカードでは、データ格納領域に対する論理フォーマットとして、MS-DOS互換フォーマットを採用している。MS-DOS互換フォーマットは、階層ディレクトリ構造でメディア内に記録されているデータファイルを管理するファイルシステムである。MS-DOS互換フォーマットでは、シリンダ、ヘッド、セクタと呼ばれる単位でメディアに対してデータのアクセスが行われる。メディアに対する実際のデータの読み出し／書き込みの単位はセクタとなる。さらに、MS-DOS互換フォーマットでは、記録されているデータを管理するにあたりクラスタという単位を定めている。クラスタのサイズは、セクタのサイズの倍数となる。例えば、64セクタで1クラスタが構成される。ホスト機器2側のオペレーションシステム上からは、クラスタ単位でファイルの管理が行われる。

本発明に係るメモリカード1に適用される論理フォーマットでは、ブロックのサイズよりもクラスタのサイズが小さく、さらに、クラスタのサイズの n 倍（ n は2以上の整数）が1つのブロックのサイズとなる。例えば、1ブロックのデー

タサイズが128Kバイトである場合、1クラスタのデータサイズが32Kバイト、つまり、1つのブロック内に4クラスタが記録される。

本発明に係るメモリカード1に適用される論理フォーマットは、ブロックの境界位置が、必ずクラスタの境界位置と一致するように、設定がされる。つまり、1つのクラスタが、2つのブロックに跨らないように設定がされる。

論理フォーマットを以上のような条件に設定するには、MS-DOSのファイル管理データ(MBR、PBR、FAT、ルートディレクトリ)の記録位置や、各ファイル管理データ内に記録されるパラメータを調整すればよい。このような条件で論理フォーマットを行うためのパラメータは、アトリビュート情報内の“MBR Values”及び“PBR Values”に記録されている。

MS-DOSのファイル管理データの内容は以下のとおりである。

MBRは、ユーザ領域の先頭に配置される。MBR内に記述される内容は、アトリビュート情報内の“MBR Values”に記述される内容と同様である。

PBRは、各パーティションの先頭セクタに配置される。PBRが記録されているセクタは、MBR内の開始LBAセクタ番号に記述されている。なお、LBAセクタ番号とは、有効ブロック内、或いは有効ブロックから代替された代替ブロックの各セクタにユニークに付けられた番号である。LBAセクタ番号は、論理ブロック番号が0のブロックの先頭セクタから、昇順に付けられている。

FATは、PBRに続く次のセクタから、複数のセクタに亘って記録される。FATは、ユーザ領域で扱われるファイルの連結状態をクラスタ単位で表している。

メディア上に記録されているデータは、クラスタ単位で管理されているが、1つのファイルの本体が複数のクラスタに亘る場合には、1つのクラスタを最後まで読み出した後に、次のクラスタを読み出さなければならない。しかしながら、つぎのクラスタは、必ずしも物理的に連続する位置に記録されているとは限らない。そのため、ホスト機器2は、メディア上に記録されているデータに対してアクセスを行う場合、ある1つのクラスタに続くクラスタが、どのクラスタであるかを示す情報が必要となる。このような情報が記録されているのが、FATである。

FATには、メディア上に存在するクラスタ数と同じだけの、格納領域が設けられて構成されている。メディア上に存在する全てのクラスタには、02（16進数）から始まるクラスタ番号が付けられている。FAT内の各格納領域には、クラスタ番号が一義的に割り当てられる。各格納領域には、自己が割り当てられているクラスタに接続した次のクラスタの番号が格納される。このため、あるクラスタに接続される次のクラスタを見つけ出したい場合には、そのクラスタが割り当てられている格納領域に格納されている番号を参照すればよい。

なお、本メモリカード1では、バックアップのために2つのFAT（FAT1、FAT2）を記録している。また、1つのFATの物理的なデータサイズは、メディア内のクラスタ数が増えないため、データ内容が更新したとしても必ず一定となる。

ルートディレクトリエントリは、ルートディレクトリに配置される各ファイル及びサブディレクトリのエントリ情報が記述される。ルートディレクトリエントリは、FATが記録された最終セクタに続く次のセクタから記録される。1つのエントリ情報のバイト数は規定値であり、且つ、ルートディレクトリに配置されるエントリ数も規定値となる。そのため、ルートディレクトリエントリのデータサイズは、必ず一定となる。なお、MS-DOS互換フォーマットの拡張型であるFAT32ファイルシステムではルートディレクトリエントリの特別扱いは廃止され、ルートディレクトリエントリもクラスタの管理化におかれる。

MS-DOS互換フォーマットでは、以上のファイル管理データに続く次のセクタから、最初のクラスタ（クラスタ番号“02”）が開始される。すなわち、ルートディレクトリエントリが記録された最終セクタの次のセクタ以降が、ユーザにより生成された実際のファイルが記録される領域となる。従って、本メモリカード1では、このクラスタ番号02の最初のセクタが、必ず、ブロックの先頭セクタとなるように、上記のファイル管理データが記録される。本メモリカード1では、ユーザ領域内のいずれかのブロックの開始セクタのLBAセクタ番号が、アトリビュート情報内の「ブロック境界の開始セクタ番号」に記述される。

なお、本発明に係るメモリカード1には、いわゆるスーパーフロッピー方式と称されるフォーマットを適用してもよい。スーパーフロッピー方式では、上述し

たMBRにあたる管理データが存在せず、PBRがユーザ領域の先頭に記録される。本発明は、MS-DOS互換フォーマットに限らず、スーパーフロッピー方式のようなMBRが存在しないフォーマットにも適用することができる。

次に、ホスト機器2によるメモリカード1の初期化処理、並びに、データ記録処理について説明する。

本発明に係るメモリカード1をホスト機器2のオペレーションシステムから参照可能とするには、メモリカード1をMS-DOSのファイルシステムで初期化する必要がある。初期化処理は、少なくともファイル管理データ(MBR、PBR、FAT、ルートディレクトリエントリ)の記録を行えばよい。初期化処理は、通常、メモリカード1の工場出荷時に行われているが、必要に応じてユーザが行うこともできる。

本メモリカード1に対して初期化処理を行うには、2つの方法がある。第1の方法は、書き込み用のコントロールコマンドを用いて必要なデータを所定のセクタに書き込んでいく方法である。第2の方法は、初期化用のコントロールコマンドを用いる方法である。

上記第1の方法及び第2の方法を説明するにあたり、まず、コントロールコマンドについて説明をする。

メモリカード1では、メモリI/Fコントローラ16に対して、ホスト機器2から動作制御コマンドが転送されることが、インタフェースプロトコル上で定められている。コントロールコマンドは、ホスト機器2からTPCの中のコマンドセット命令によりレジスタ回路13内のコマンドレジスタに格納される。メモリI/Fコントローラ16は、コマンドレジスタ内にコントロールコマンドが格納されると、そのコントロールコマンドに対応した動作制御を実行する。

コントロールコマンドには、例えば、不揮発性半導体メモリ17からデータバッファ回路14へデータを読み出すコマンド、データバッファ回路14から不揮発性半導体メモリ17へデータを書き込むコマンド、不揮発性半導体メモリ17上のデータを消去するコマンド、本メモリカード1を工場出荷状態に戻すフォーマットコマンド、メモリカード1の発振器18の動作を停止させるスリープコマンド等がある。

以下に、コントロールコマンドの具体例を示す。

READ_DATAコマンドは、不揮発性半導体メモリ17のユーザエリアの指定アドレスからデータを連続的に、読み出していく命令である。メモリI/Fコントローラ16は、このREAD_DATAコマンドが与えられると、レジスタ回路13内のアドレスレジスタに格納されているアドレスを参照し、不揮発性半導体メモリ17上のアドレスに対してアクセスを行い、このアドレスからデータを読み出していく。読み出したデータは、一旦データバッファ回路14へ転送する。メモリI/Fコントローラ16は、データバッファ回路14が一杯となると、すなわち、512バイト分データを読み出すと、ホスト機器2に対して転送要求の割り込みを発行する。そして、ホスト機器2によってデータバッファ回路14内のデータが読み出されると、続くデータを不揮発性半導体メモリ17からデータバッファ回路14へ転送していく。メモリI/Fコントローラ16は、レジスタ回路13内のデータカウントレジスタに格納されているデータ数分データを読み出すまで、以上の処理を繰り返す。

WRITE_DATAコマンドは、データバッファ回路14に格納されているデータを、不揮発性半導体メモリ17のユーザエリアの指定アドレスからデータを連続的に記録していく命令である。メモリI/Fコントローラ16は、WRITE_DATAコマンドが与えられると、レジスタ回路13内のデータアドレスレジスタに格納されているアドレスを参照し、不揮発性半導体メモリ17上のアドレスに対してアクセスを行い、このアドレスからデータを書き込んでいく。書き込むデータは、データバッファ回路14に格納されているデータである。メモリI/Fコントローラ16は、データバッファ回路14内が空となると、すなわち、512バイト分データを書き込むと、ホスト機器2に対して転送要求の割り込みを発行する。そして、ホスト機器2によってデータバッファ回路14内にデータが書き込まれると、続くデータをデータバッファ回路14から不揮発性半導体メモリ17へ書き込んでいく。メモリI/Fコントローラ16は、レジスタ回路13内のデータカウントレジスタに格納されているデータ数分データを書き込むまで、以上の処理を繰り返す。

READ_ATRBコマンドは、不揮発性半導体メモリ17からアトリビュート情報を読

み出す命令である。メモリ I/F コントローラ 16 は、この READ_ATRB が与えられると、不揮発性半導体メモリ 17 内のアトリビュート情報を読み出して、データバッファ回路 14 に転送する。

FORMAT コマンドは、不揮発性半導体メモリ 17 からアトリビュート情報を読み出し、このアトリビュート情報内の “MBR Values” 及び “PBR Values” を読み出し、その値に従い、不揮発性半導体メモリ 17 内に MBR、PBR、FAT、ルートディレクトリエントリを書き込んでいく。

以上がコントロールコマンドの説明である。

メモリカード 1 を第 1 の方法で初期化する場合には、ホスト機器 2 は、READ_ATRB コマンドを用いて、アトリビュート情報内の “MBR Values” 及び “PBR Values” を読み出す。そして、読み出した “MBR Values” 及び “PBR Values” に記述されている値を参照し、MBR、PBR、FAT、ルートディレクトリを生成する。そして、さらに、“MBR Values” 及び “PBR Values” に記述されている所定のセクタに対して、WRITE_DATA コマンドを用いて、生成した MBR、PBR、FAT、ルートディレクトリエントリを書き込んでいく。このような処理を行うことによって、メモリカード 1 が初期化され、ホスト機器 2 により参照可能となる。

なお、MBR、PBR、FAT、ルートディレクトリエントリの値は、アトリビュート情報内の “MBR Values” 及び “PBR Values” に従わず、ホスト機器 2 が独自に生成してもよい。

メモリカード 1 を第 2 の方法で初期化する場合には、ホスト機器 2 は、FORMAT コマンドをホスト機器 2 のメモリ I/F コントローラ 16 に与える。メモリ I/F コントローラ 16 は、FORMAT コマンドが与えられると、アトリビュート情報内の “MBR Values” 及び “PBR Values” を読み出す。そして、メモリ I/F コントローラ 16 は、読み出した “MBR Values” 及び “PBR Values” に記述されている値に基づき、“MBR Values” 及び “PBR Values” に記述されている所定のセクタに対して、不揮発性半導体メモリ 17 に対して MBR、PBR、FAT、ルートディレクトリエントリを書き込んでいく。このような処理を行うことによって、メモリカード 1 が初期化され、ホスト機器 2 により参照可能となる。

以上のように、本発明に係るメモリカード 1 では、ホスト機器 2 が書き込み用

のコマンド (WRITE_DATAコマンド) を用いて、ホスト機器 2 自身が生成したパラメータを書き込んでいって初期化を行う方法と、ホスト機器 2 が初期化用のコマンド (FORMATコマンド) を用いて、メモ리카ード 1 が自動的に初期化を行う方法との 2 種類の初期化を選択的に行うことが可能となる。ホスト機器 2 では、メモ리카ード 1 に対して初期化を行う場合に、初期化用のコマンド (FORMATコマンド) を用いることができるので、各バージョンや規格毎に対応した専用のパラメータや初期化処理プログラムを内蔵する必要がなくなり、容易に初期化を行うことができる。

続いて、ホスト機器 2 からメモ리카ード 1 に対してデータを記録する場合の動作について、図 7 を参照して説明をする。

ホスト機器 2 は、メモ리카ード 1 がスロットに装着されると、アトリビュート情報を読み出すコマンド (READ_ATRBコマンド) を用いて、アトリビュート情報内の "System information" から、「1 ブロックに含まれるセクタ数」及び「ブロック境界の開始セクタ番号」を読み出す (ステップ S 1 1)。

続いて、ホスト機器 2 は、ユーザにより記録動作が開始されるまで、処理を待機する (ステップ S 1 2)。

ユーザにより記録動作が開始されると、現在の記録モードが、リアルタイム記録モードであるか、通常記録モードであるかを判断する (ステップ S 1 3)。

記録モードが通常記録モードである場合にはステップ S 1 4 に進み、リアルタイム記録モードである場合にはステップ S 1 5 に進む。

ここで、リアルタイム記録モードとは、例えば、動画像信号の実時間記録を行う場合等の記録データの生成処理に対してデータ記録処理が追従しなければならないような記録処理や、大容量データの記録処理などの高速記録が要求される記録処理の場合に、適用されるモードである。それに対して、通常記録モードとは、例えば、静止画像信号の記録を行う場合等の高速記録が要求されない場合の記録モードである。リアルタイム記録と通常記録のモード選択は、ユーザが手動で設定してもよいし、ホスト機器 2 が記録するデータに合わせて自動選択してもよい。

ステップ S 1 4 では、1 クラスタ単位での記録処理を行う。すなわち、F A T

を参照してクラスタ単位で空き領域を検索し、見つけ出した空き領域に順次データを記録していく。

ステップS15では、FATを参照して、1ブロック分連続した空き領域を見つけ出し、1ブロック分連続して空き領域があれば、そのブロックに対して連続してデータを記録する。すなわち、空きクラスタがあったとしても、その空きクラスタが含まれているブロックの他のクラスタに、既にデータが記録されていれば、その空きクラスタに対してはデータを記録しない。例えば、1ブロックが4クラスタで構成されていれば、4クラスタ単位で空きブロックに対してデータを記録していく。

ホスト機器2は、通常であれば、物理フォーマット上のブロックの認識をすることができないが、本メモリカード1では、ブロックの境界位置が必ずクラスタの境界位置となるように論理フォーマットが形成されている。そのため、1ブロック内のクラスタ数（或いはセクタ数）とブロックの境界のクラスタ番号（或いはLBAセクタ番号）がわかれば、論理フォーマット上からブロックを認識することができる。従って、ホスト機器2は、1ブロック内のクラスタ数並びにブロックの先頭クラスタの位置を、ステップS11で参照した「1ブロックに含まれるセクタ数」及び「ブロック境界の開始セクタ番号」から判断することができる。

このようなリアルタイム記録モードを適用すれば、クラスタのサイズより消去ブロックのサイズの方が大きいメディアに対しても、特殊なファイルシステムを用いることなく、ブロック単位でデータを記録することが可能となる。このため、このリアルタイム記録モードでは、記録済みデータを保護するために必要となるガベッジコレクションが発生することなく、データが記録される。従って、通常クラスタ単位で記録をするよりも、高速に記録することが可能となる。

なお、通常のファイルシステムでは、データの記録前或いは記録中に、メディア内の空き容量を確認することが可能である。ホスト機器2は、通常記録モードが選択されている場合には、FATから単純に空きクラスタ数を検出して、空き容量を算出する。一方、リアルタイム記録モードが選択されている場合には、FATから全てのクラスタが未記録であるブロックを検出して、そのブロック数から空き容量を算出する。

次に、メモ리카ード1の具体的なフォーマット例を示す。以下に説明するフォーマット例は、全容量が64Mバイト、セクタサイズが512バイト、クラスタサイズが32Kバイト、1ブロックのサイズが128Kバイト、1つのFATを記録するために必要とするセクタ数が8個であるメモ리카ード1に対するものである。従って、1クラスタが64セクタから構成され、1ブロックが4クラスタから構成されている。なお、本例では、MS-DOSのタイプとして、総クラスタ数が4085を超える場合に用いられるFAT16を適用した場合について説明をする。FAT16では、FAT内の各クラスタに割り当てられるバイト数が、2バイト（16ビット）である。

図8に、第1の具体例のメディアイメージを示す。図9に、第1の具体例の各パラメータの値を示す。図10に第1の具体例のMBRの記述内容を示す。図11に第1の具体例のPBRの記述内容を示す。

LBAセクタ番号は、パーティションやブート領域に関わらず、メディア内の全有効ブロックに対してユニークに付けられた番号である。LBAセクタ番号は、先頭セクタが0とされ、以後、1ずつインクリメントされている。ブロック番号は、各有効ブロックに付けられた論理ブロック番号である。ブロック番号は、先頭ブロックが0とされ、以後、1ずつインクリメントされている。なお、有効ブロックが代替された場合には、代替されたブロックに対して、LBAセクタ番号及びブロック番号が付けられる。

第1の具体例では、MBRは、ブロック番号0の先頭セクタ（LBAセクタ番号0）に記録される。PBRは、ブロック番号1のLBAセクタ番号462のセクタに記録される。FAT1及びFAT2は、ブロック番号1のLBAセクタ番号464～479のセクタに記録される。ルートディレクトリエントリは、ブロック番号1のLBAセクタ番号480～511のセクタに記録される。

以上のようにMBR、PBR、FAT、ルートディレクトリエントリが記録されることによって、ユーザにより生成されたファイルが記録される先頭のセクタ（クラスタ2の先頭セクタ）は、ブロック2の先頭セクタ（LBAセクタ番号512）から記録されることとなる。この結果、ブロックの境界位置が、クラスタの境界位置に一致した論理フォーマットとされることになる。

次に、メモリカード1の具体的なフォーマットの第2の具体例を説明する。

図12に、第2の具体例のメディアイメージを示す。図13に、第2の具体例の各パラメータの値を示す。図14に第2の具体例のMBRの記述内容を示し、図15に第2の具体例のPBRの記述内容を示す。

LBAセクタ番号は、パーティションやブート領域に関わらず、メディア内の全有効ブロックに対してユニークに付けられた番号である。LBAセクタ番号は、先頭セクタが0とされ、以後、1ずつインクリメントされている。ブロック番号は、各有効ブロックに付けられた論理ブロック番号である。ブロック番号は、先頭ブロックが0とされ、以後、1ずつインクリメントされている。なお、有効ブロックが代替された場合には、代替されたブロックに対して、LBAセクタ番号及びブロック番号が付けられる。

第2の具体例では、MBRは、ブロック番号0の先頭セクタ（LBAセクタ番号0）に記録される。PBRは、ブロック番号1のLBAセクタ番号335のセクタに記録される。FAT1及びFAT2は、ブロック番号1のLBAセクタ番号336～351のセクタに記録される。ルートディレクトリエントリは、ブロック番号1のLBAセクタ番号352～383のセクタに記録される。

以上のようにMBR、PBR、FAT、ルートディレクトリエントリが記録されることによって、ユーザにより生成されたファイルが記録される先頭のセクタ（クラスタ2の先頭セクタ）は、ブロック1のLBAセクタ番号384から記録されることとなる。この結果、ブロックの境界位置が、クラスタの境界位置に一致した論理フォーマットとされることになる。

以上のように、第1の具体例と、第2の具体例は、ブロック境界位置がクラスタ境界位置となっており、ともにホスト機器2側から、ブロック単位の一括記録ができる、つまり、4クラスタ単位で記録ができる。

ところで、FAT16のフォーマットでは、先頭の8バイトが“F8FF FFFF”の規定値となっている。また、FAT16のフォーマットでは、9バイト目から4バイトずつ各クラスタの領域が定められている。最初のクラスタのクラスタ番号は、“2”である。なお、本例では、1セクタあたりのバイト数が512バイトである。このため、FATの第1セクタには、クラスタ番号2～クラ

スタ番号127までのクラスタの領域が形成されることとなる。

第1の具体例のフォーマットの場合、図16に示すように、クラスタ番号02、03、04、05でブロック2が構成され、クラスタ番号06、07、08、09でブロック3が構成され、クラスタ番号0a、0b、0c、0dでブロック4が構成され、以後、4クラスタごとに1つのブロックが構成される。また、第1の具体例のフォーマットの場合、FATの先頭セクタは、ブロック33の2番目のクラスタ（クラスタ7f）で終了している。そして、FATの2番目のセクタは、ブロック33の3番目のクラスタ（クラスタ80）から開始されている。つまり、第1の具体例のフォーマットでは、FAT内で表されているブロックの境界位置と、FATの実際のセクタ位置とが一致していない。

これに対して、第2の具体例のフォーマットの場合、図17に示すように、クラスタ番号02、03でブロック1が構成され、クラスタ番号04、05、06、07でブロック2が構成され、クラスタ番号08、09、0a、0bでブロック3が構成され、クラスタ番号0c、0d、0e、0fでブロック4が構成され、以後、4クラスタごとに1つのブロックが構成される。また、第2の具体例のフォーマットの場合、FATの先頭セクタは、ブロック32の4番目のクラスタ、即ち、ブロック内の最後のクラスタ（クラスタ7f）で終了している。そして、FATの2番目のセクタは、ブロック33の最初のクラスタから開始されている。つまり、第2の具体例のフォーマットでは、FAT内で表されているブロックの境界位置と、FATの実際のセクタ位置とが一致している。

FATの実際のセクタ境界と、FATで表されたブロックの境界とが一致していない場合、例えば、セクタ境界にあるブロックのクラスタ情報を読み出す場合、2つのセクタを読まなければならない。それに対して、FATの実際のセクタ境界と、FATで表されたブロックの境界とが一致している場合、セクタ境界にあるブロックのクラスタ情報を読み出す場合であっても、1つのセクタのみを読み出せばよい。

従って、第1の具体例のフォーマットよりも、第2の具体例のフォーマットの方が、ホスト機器2側でのファイル管理が容易となる。

第1の具体例と第2の具体例とは両者とも、MBRが、単独のブロックに記録

されている。つまり、MBRが、PBR、FAT、ルートディレクトリエントリとは異なるブロックに記録されている。このように、MBRを単独のブロックに記録することによって、フラッシュメモリのような一括消去単位が定められたメディアの場合、ファイルの安全性が確保される。つまり、書き換えの可能性があるPBR、FAT、ルートディレクトリエントリや、実データとは異なるブロックに記録されているため、MBRを書き換える必要がなくなり、ファイルの安全性が確保される。

このようなMBRと、PBR、FAT、ルートディレクトリとを異なるブロックに記録することは、本メモリカード1のような、ブロックサイズがクラスタサイズよりも大きい場合でなくとも適用することができる。

通常、図18に示すように、MBR、PBR、FAT、ルートディレクトリエントリは、ブロック位置に関わらず、セクタ単位で連続して記録される。つまり、MBRがセクタ0、PBRがセクタ1のセクタに記録される。

それに対して、クラスタサイズが32Kバイト、ブロックサイズが16Kバイトといったような、ブロックサイズよりクラスタサイズの方が小さいメモリカードである場合には、図19に示すように、MBRをセクタ番号0のセクタに記録し、PBRをセクタ番号47のセクタに記録すればよい。

また、クラスタサイズが32Kバイト、ブロックサイズが16Kバイトといったような、ブロックサイズとクラスタサイズとが一致するメモリカードである場合には、図20に示すように、MBRをセクタ番号0のセクタに記録し、PBRをセクタ番号79のセクタに記録すればよい。

なお、本発明は、図面を参照して説明した上述の例に限定されるものではなく、添付の請求の範囲及びその主旨を逸脱することなく、様々な変更、置換又はその同等のものを行うことができることは当業者にとって明らかである。

産業上の利用可能性

本発明に係るデータ記憶装置は、ブロック単位で一括消去される不揮発性の半導体メモリと、システム情報記憶部とを備え、このシステム情報記憶部に、1つ

のブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とを格納するようにしているので、半導体メモリに対するデータのアクセス単位の最大サイズが、当該半導体メモリの消去ブロックサイズよりも小さいファイルシステムが適用された場合であっても、いわゆるガベッジコレクションを発生させずに、データを記録することができる。

請求の範囲

1. ホスト機器に対して着脱自在に取り付けられるリムーバブルなデータ記憶装置において、

記録されているデータが所定のデータ量のブロック単位で一括消去される不揮発性の半導体メモリと、

本装置の内部情報が記録されたシステム情報記憶部とを備え、

上記半導体メモリの記録領域には、ユーザによってデータが記録される領域であるユーザ領域が設けられ、

上記ユーザ領域は、データ読み書き単位であるセクタ毎に論理アドレスを設定して記録データを管理するとともに物理的に連続する所定数のセクタから構成されるクラスタ単位で記録データの連結関係を管理する論理フォーマットに対応したファイル管理データが記録され、この論理フォーマットに基づきホスト機器からアクセスがされ、

上記システム情報記憶部には、1つのブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とが格納されているデータ記憶装置。

2. 上記ブロックのサイズは、上記クラスタのサイズの n 倍（ n は2以上の整数）とされ、上記ユーザ領域内の各ブロックの先頭のセクタは、上記クラスタの先頭のセクタと一致するように論理フォーマットが形成されている請求の範囲第1項記載のデータ記憶装置。

3. 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタブートレコード（MBR）と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタに記録されるパーティションブートレコード（PBR）と、各PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル（FAT）と、各FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述さ

れており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

各パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第2項記載のデータ記憶装置。

4. 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるパーティションブートレコード(PBR)と、PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル(FAT)と、FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第2項記載のデータ記憶装置。

5. 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタブートレコード(MBR)と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタから複数セクタに亘って記録されるパーティションブートレコード(PBR)と、各PBRに続く論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル(FAT)とから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第2項記載のデータ記憶装置。

6. 上記論理フォーマットは、1つのブロックに記録される連続した n 個のクラスタに対する連結情報の記録領域が、1つのセクタ内に完結して形成されるように設定されている請求の範囲第4項記載のデータ記憶装置。

7. 上記システム情報記憶部には、PBRが記録される論理セクタが格納されている請求の範囲第6項記載のデータ記憶装置。

8. 上記システム情報記憶部は、半導体メモリの記録領域上に形成されていることを特徴とする請求の範囲第1項記載のデータ記憶装置。

補正書の請求の範囲

[2003年9月25日 (25. 09. 03) 国際事務局受理：出願当初の請求の範囲8は補正された；新しい請求の範囲9,10,11,12,13,14,15,16,17,18,19,20,21,22,23,24,25,26,27,28,29,30,31及び32が加えられた；他の請求の範囲は変更なし。(8頁)]

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第2項記載のデータ記憶装置。

6. 上記論理フォーマットは、1つのブロックに記録される連続した n 個のクラスタに対する連結情報の記録領域が、1つのセクタ内に完結して形成されるように設定されている請求の範囲第4項記載のデータ記憶装置。

7. 上記システム情報記憶部には、PBRが記録される論理セクタが格納されている請求の範囲第6項記載のデータ記憶装置。

8. (補正後) 上記システム情報記憶部は、半導体メモリの記録領域上に形成されている請求の範囲第1項記載のデータ記憶装置。

9. (追加) リムーバブルなデータ記憶装置が着脱自在に取り付けられるホスト機器において、

上記データ記憶装置に対してアクセスを行うホスト側インタフェースを備え、

上記データ記憶装置は、記録されているデータが所定のデータ量のブロック単位で一括消去される不揮発性の半導体メモリと、本装置の内部情報が記録されたシステム情報記憶部とを備え、上記半導体メモリの記録領域には、ユーザによってデータが記録される領域であるユーザ領域が設けられ、上記ユーザ領域は、データ読み書き単位であるセクタ毎に論理アドレスを設定して記録データを管理するとともに物理的に連続する所定数のセクタから構成されるクラスタ単位で記録データの連結関係を管理する論理フォーマットに対応したファイル管理データが記録され、上記システム情報記憶部には、1つのブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とが格納されており、

上記ホスト側インタフェースは、上記論理フォーマットに基づき上記データ記憶装置に対してアクセスを行うホスト機器。

10. (追加) 上記ブロックのサイズは、上記クラスタのサイズの n 倍(n は2以上の整数)とされ、上記ユーザ領域内の各ブロックの先頭のセクタは、上記クラスタの先頭のセクタと一致するように論理フォーマットが形成されている請求の範囲

第9項記載のホスト機器。

11. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタブートレコード (MBR) と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタに記録されるパーティションブートレコード (PBR) と、各PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル (FAT) と、各FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

各パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第10項記載のホスト機器。

12. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるパーティションブートレコード (PBR) と、PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル (FAT) と、FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

パーティションに記録される上記実体データは、上記ルートディレクトリエント

りの次のセクタから記録される請求の範囲第10項記載のホスト機器。

13. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタブートレコード (MBR) と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタから複数セクタに亘って記録されるパーティションブートレコード (PBR) と、各PBRに続く論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル (FAT) とから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第10項記載のホスト機器。

14. (追加) 上記論理フォーマットは、1つのブロックに記録される連続したn個のクラスタに対する連結情報の記録領域が、1つのセクタ内に完結して形成されるように設定されている請求の範囲第12項記載のホスト機器。

15. (追加) 上記データ記憶装置のシステム情報記憶部には、PBRが記録される論理セクタが格納されている請求の範囲第14項記載のホスト機器。

16. (追加) 上記データ記憶装置のシステム情報記憶部は、半導体メモリの記録領域上に形成されている請求の範囲第9項記載のホスト機器。

17. (追加) ホスト機器と、当該ホスト機器に対して着脱自在に取り付けられるリムーバブルなデータ記憶装置とを備えるデータ記録システムにおいて、

上記データ記憶装置は、記録されているデータが所定のデータ量のブロック単位で一括消去される不揮発性の半導体メモリと、本装置の内部情報が記録されたシステム情報記憶部とを備え、

上記半導体メモリの記録領域には、ユーザによってデータが記録される領域であるユーザ領域が設けられ、

上記ユーザ領域は、データ読み書き単位であるセクタ毎に論理アドレスを設定して記録データを管理するとともに物理的に連続する所定数のセクタから構成されるクラスタ単位で記録データの連結関係を管理する論理フォーマットに対応したファイル管理データが記録され、この論理フォーマットに基づきホスト機器からアクセスがされ、

上記システム情報記憶部には、1つのブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とが格納されているデータ記録システム。

18. (追加) 上記ブロックのサイズは、上記クラスタのサイズの n 倍 (n は2以上の整数) とされ、上記ユーザ領域内の各ブロックの先頭のセクタは、上記クラスタの先頭のセクタと一致するように論理フォーマットが形成されている請求の範囲第17項記載のデータ記録システム。

19. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスターブートレコード (MBR) と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタに記録されるパーティションブートレコード (PBR) と、各PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル (FAT) と、各FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

各パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第18項記載のデータ記録システム。

20. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるパーティションブートレコード (PBR) と、PBRの次の論理ア

ドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル (FAT) と、FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第18項記載のデータ記録システム。

21. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタートレコード (MBR) と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタから複数セクタに亘って記録されるパーティションブートレコード (PBR) と、各PBRに続く論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル (FAT) とから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第18項記載のデータ記録システム。

22. (追加) 上記論理フォーマットは、1つのブロックに記録される連続したn個のクラスタに対する連結情報の記録領域が、1つのセクタ内に完結して形成されるように設定されている請求の範囲第20項記載のデータ記録システム。

23. (追加) 上記システム情報記憶部には、PBRが記録される論理セクタが格納

されている請求の範囲第22項記載のデータ記録システム。

24. (追加) 上記システム情報記憶部は、半導体メモリの記録領域上に形成されている請求の範囲第17項記載のデータ記録システム。

25. (追加) ホスト機器に対して着脱自在に取り付けられるリムーバブルなデータ記憶装置のデータ管理方法において、

上記データ記憶装置は、記録されているデータが所定のデータ量のブロック単位で一括消去される不揮発性の半導体メモリと、本装置の内部情報が記録されたシステム情報記憶部とを備え、

上記半導体メモリの記録領域には、ユーザによってデータが記録される領域であるユーザ領域が設けられ、

上記ユーザ領域は、データ読み書き単位であるセクタ毎に論理アドレスを設定して記録データを管理するとともに物理的に連続する所定数のセクタから構成されるクラスタ単位で記録データの連結関係を管理する論理フォーマットに対応したファイル管理データが記録され、この論理フォーマットに基づきホスト機器からアクセスがされ、

上記システム情報記憶部には、1つのブロック内のセクタ数と、ブロックの境界位置のセクタの論理アドレスを示す情報とを格納するデータ記憶装置のデータ管理方法。

26. (追加) 上記ブロックのサイズは、上記クラスタのサイズの n 倍(n は2以上の整数)とされ、上記ユーザ領域内の各ブロックの先頭のセクタは、上記クラスタの先頭のセクタと一致するように論理フォーマットが形成されている請求の範囲第25項記載のデータ記憶装置のデータ管理方法。

27. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタブートレコード(MBR)と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタに記録されるパーティションブートレコード(PBR)と、各PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル(FAT)と、各FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

各パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第26項記載のデータ記憶装置のデータ管理方法。

28. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるパーティションブートレコード(PBR)と、PBRの次の論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル(FAT)と、FATの次の論理アドレスのセクタから複数のセクタに亘り記録されるルートディレクトリエントリとから構成され、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、

パーティションに記録される上記実体データは、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第26項記載のデータ記憶装置のデータ管理方法。

29. (追加) 上記ファイル管理データは、当該ユーザ領域の先頭の論理アドレスのセクタに記録されるマスタブートレコード(MBR)と、当該ユーザ領域に形成される各パーティションの先頭の論理アドレスのセクタから複数セクタに亘って記録されるパーティションブートレコード(PBR)と、各PBRに続く論理アドレスのセクタから複数のセクタに亘り記録されるファイルアロケーションテーブル(FAT)

とから構成され、

上記MBRには、PBRが記録されたセクタの論理アドレスが記述されており、

上記PBRには、当該PBRが記録されているパーティションに関する情報が記述されており、

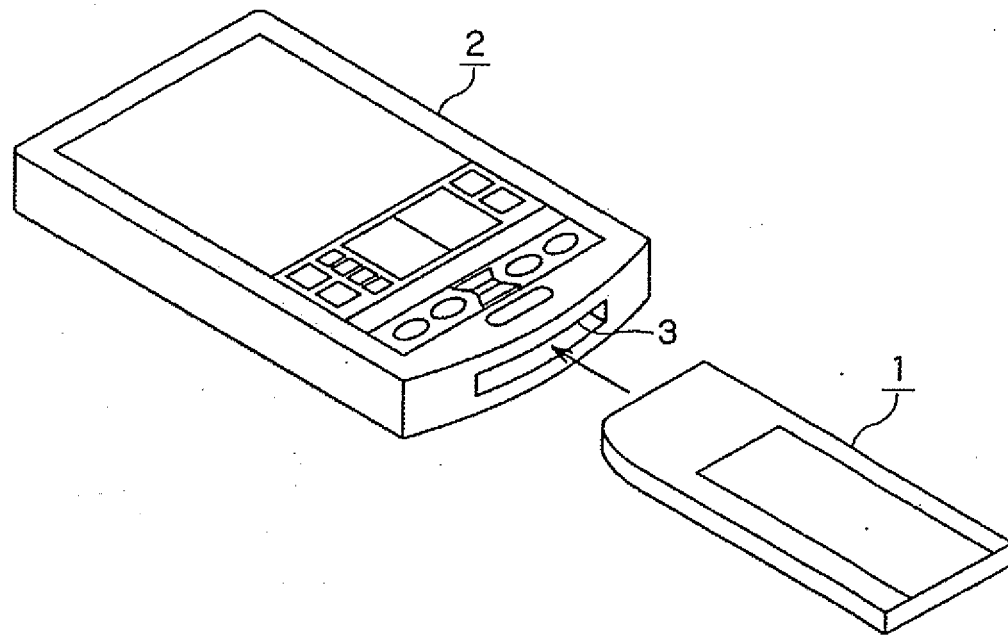
上記FATには、当該クラスタの次に接続されるクラスタを特定する連結情報が格納される領域が、パーティション内の全クラスタに対応して設けられており、

上記ルートディレクトリエントリには、最上位のディレクトリに配置されるファイル及びサブディレクトリのエントリ情報が記述され、上記ルートディレクトリエントリの次のセクタから記録される請求の範囲第26項記載のデータ記憶装置のデータ管理方法。

30. (追加) 上記論理フォーマットは、1つのブロックに記録される連続したn個のクラスタに対する連結情報の記録領域が、1つのセクタ内に完結して形成されるように設定されている請求の範囲第28項記載のデータ記憶装置のデータ管理方法。

31. (追加) 上記システム情報記憶部に、PBRが記録される論理セクタを格納する請求の範囲第30項記載のデータ記憶装置のデータ管理方法。

32. (追加) 上記システム情報記憶部を、半導体メモリの記録領域上に形成する請求の範囲第25項記載のデータ記憶装置のデータ管理方法。

**FIG. 1**

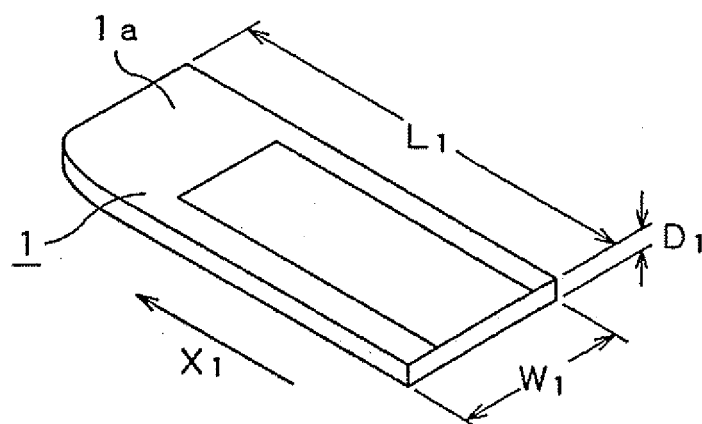


FIG. 2

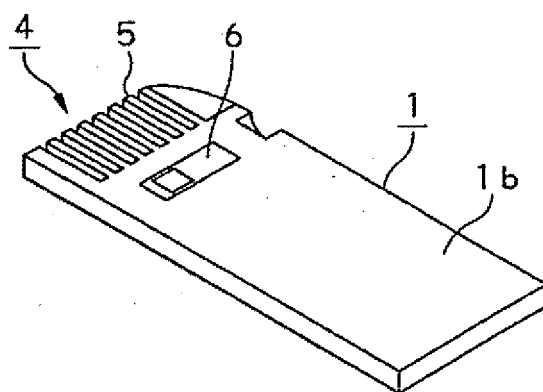


FIG. 3

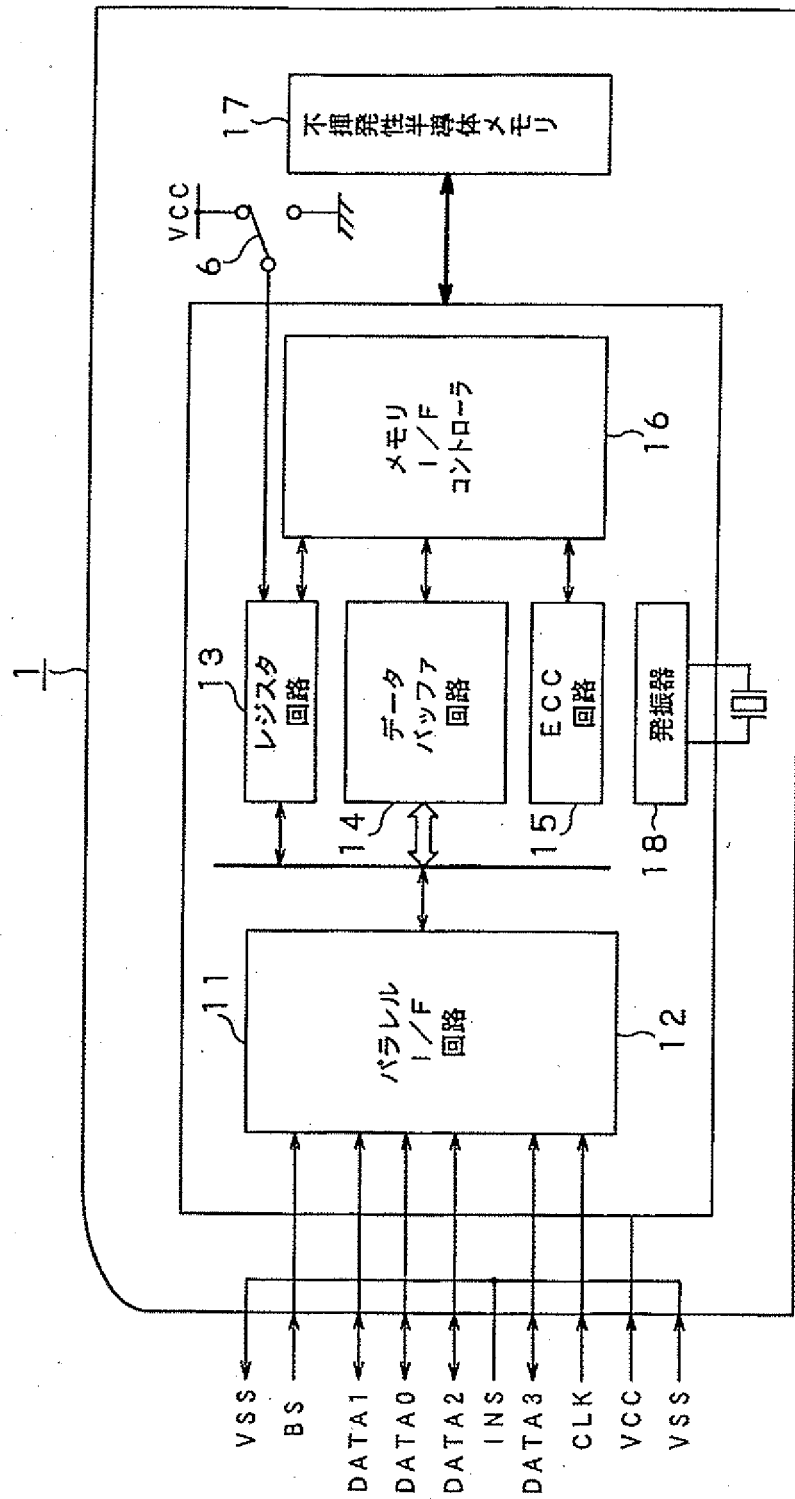


FIG.4

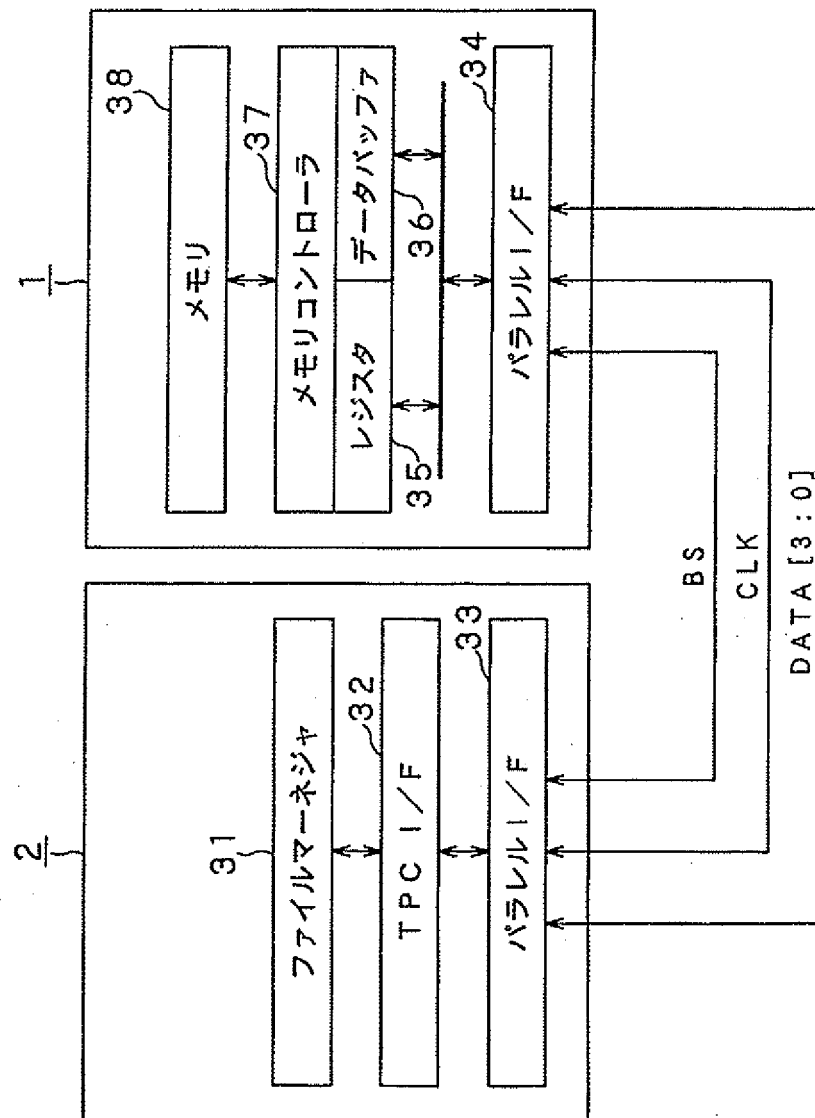


FIG.5

項目		内容
ATRB info area confirmation		アトリビュート情報エリアを表す
Device-Information entry		Device-Infoの位置情報
Device- Information	System information	メモ리카ードの内部情報
	MBR values	推奨MBRパラメータ
	PBR values	推奨PBRパラメータ

FIG. 6

6/19

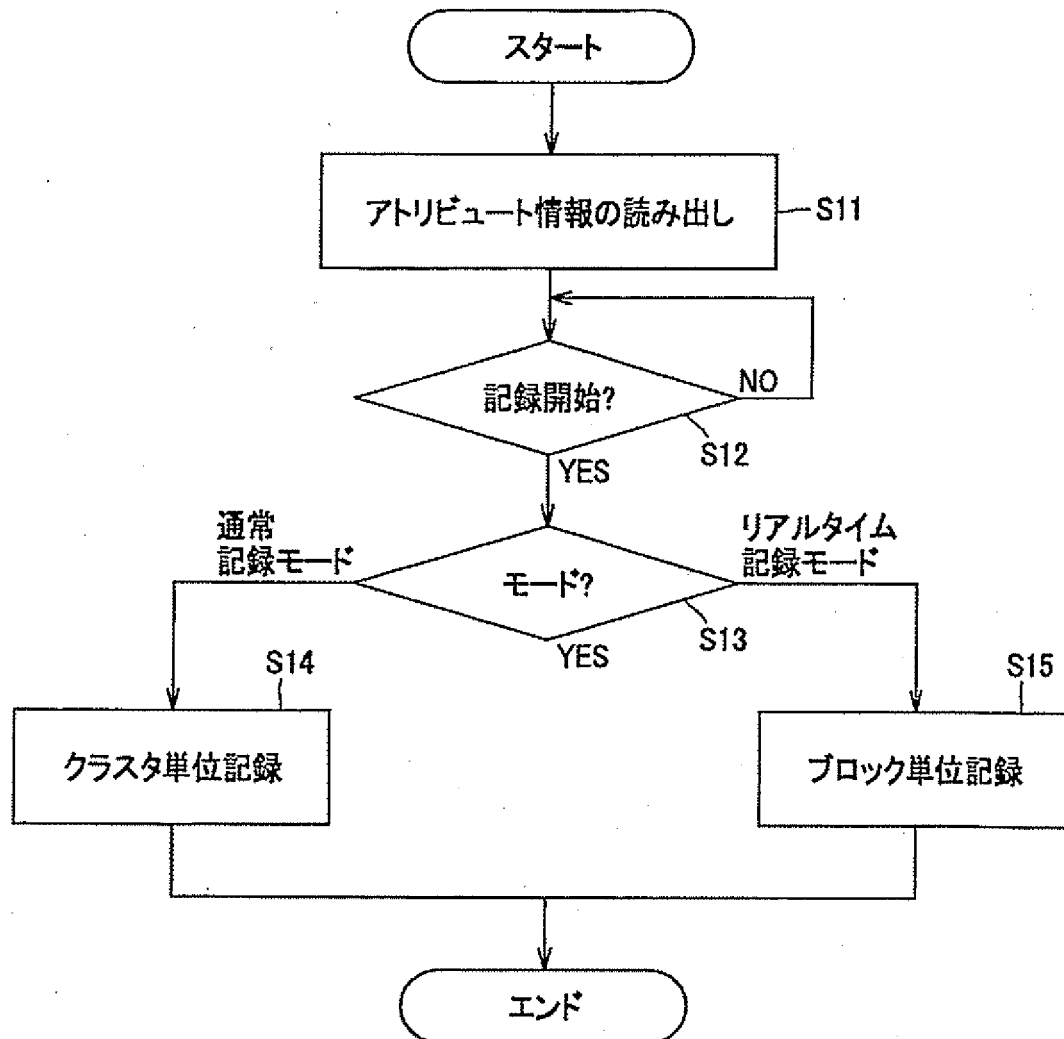


FIG. 7

7/19

LBAセクタ番号	クラスタサイズ < ブロックサイズ [128Kbyte]	
	ブロック番号	データ内容
0	0	MBR
1	↓	空き
2	↓	↓
3	↓	↓
253	↓	↓
254	↓	↓
255	0	↓
256	1	↓
257	↓	↓
258	↓	↓
259	↓	↓
260	↓	↓
457	↓	↓
458	↓	↓
459	↓	↓
460	↓	↓
461	↓	↓
462	↓	空き
463	↓	PBR
464	↓	FAT1
465	↓	↓
471	↓	FAT1
472	↓	FAT2
473	↓	↓
479	↓	FAT2
480	↓	ルートディレクトリエントリ
481	↓	↓
497	↓	↓
498	↓	↓
499	↓	↓
511	1	ルートディレクトリエントリ
512	2	クラスタ2
513	↓	↓
573	↓	↓
574	↓	↓
575	↓	クラスタ2
576	↓	クラスタ3
577	↓	↓
637	↓	↓
638	↓	↓
639	↓	クラスタ3
640	↓	クラスタ4
641	↓	↓
701	↓	↓
702	↓	↓
703	↓	クラスタ4
704	↓	クラスタ5
705	↓	↓
765	↓	↓
766	↓	↓
767	2	クラスタ5
768	3	クラスタ6
769	↓	↓

FIG. 8

8/19

LogBlk No.	LBA Sector	Cluster	内容
0	0	none	MBR
:	:	:	Cluster境界調整
1	463	none	PBR
1	464	none	FAT Start
1	471	none	FAT End
1	472	none	FAT (2nd) Start
1	479	none	FAT (2nd) End
1	480	none	Root Directory Entry Start
1	511	none	Root Directory Entry End
2	512	2	Data(cluster start)
2	575	2	Data(cluster end)
2	576	3	Data(cluster start)
2	639	3	Data(cluster end)
2	640	4	Data(cluster start)
2	703	4	Data(cluster end)
2	704	5	Data(cluster start)
2	767	5	Data(cluster end)
3	768	6	Data(cluster start)
3	831	6	Data(cluster end)
3	832	7	Data(cluster start)
3	895	7	Data(cluster end)
3	896	8	Data(cluster start)
3	859	8	Data(cluster end)
:	:	:	:
495	126975	1977	Data(cluster end)
495	126975	1977	Reserved Data
:	:	:	CHS調整
495	126975	1977	Reserved Data

FIG. 9

9/19

MBR	
ブート識別	80
開始ヘッド番号	0E
開始セクタ番号	10
開始シリンダ番号	0
システム識別	06
最終ヘッド番号	0F
最終セクタ番号	E0
最終シリンダ番号	F7
開始論理セクタ番号	000001CF
パーティションサイズ	0001EE31

FIG. 10

10/19

PBR (FAT16)	
ジャンプコード	E90000
OEM名とバージョン	20202020 20202020
1セクタ当たりのバイト数	0200
1クラスタ当たりのセクタ数	40
予約セクタ数	0001
FATの数	02
Root Directoryのエントリ数	0200
論理セクタ数(<65536)	0
メディアID	F8
1FAT当たりのセクタ数	8
ヘッド当たりのセクタ数	20
ヘッド数	10
隠しセクタ数	000001CF
論理セクタ数(>=65536)	0001EE31
物理ドライブ番号	0
予約	0
拡張ブート識別コード	29
ボリュームシリアル番号	0
ボリュームラベル	20202020 20202020 202020
ファイルシステムタイプ	"FAT16 "

FIG. 11

11/19

クラスタサイズ < ブロックサイズ[128Kbyte] <FATでの境界を考慮>		
LBAセクタ番号	ブロック番号	データ内容
0	0	MBR
1	↓	空き
2	↓	↓
3	↓	↓
224	↓	↓
225	↓	↓
254	↓	↓
255	0	↓
256	↓	↓
257	↓	↓
319	↓	↓
320	↓	↓
321	↓	↓
334	↓	空き
335	↓	PBR
336	↓	FAT1
337	↓	↓
343	↓	FAT1
344	↓	FAT2
345	↓	↓
351	↓	FAT2
352	↓	ルートディレクトリエントリ
353	↓	↓
382	↓	↓
383	↓	ルートディレクトリエントリ
384	↓	クラスタ2
385	↓	↓
445	↓	↓
446	↓	↓
447	↓	クラスタ2
448	↓	クラスタ3
449	↓	↓
509	↓	↓
510	↓	↓
511	1	クラスタ3
512	2	クラスタ4
513	↓	↓
575	↓	クラスタ4
576	↓	クラスタ5
638	↓	↓
639	↓	クラスタ5
640	↓	クラスタ6
641	↓	↓
703	↓	クラスタ6
704	↓	クラスタ7
705	↓	↓
765	↓	↓
766	↓	↓
767	2	クラスタ7
768	3	クラスタ8
769	↓	↓

FIG. 12

12/19

LogBlk No.	LBA Sector	Cluster	内容
0	0	none	MBR
:	:	:	Cluster境界調整
1	335	none	PBR
1	336	none	FAT Start
1	343	none	FAT End
1	344	none	FAT (2nd) Start
1	351	none	FAT (2nd) End
1	352	none	Root Directory Entry Start
1	383	none	Root Directory Entry End
1	384	2	Data(cluster start)
1	447	2	Data(cluster end)
1	448	3	Data(cluster start)
1	511	3	Data(cluster end)
2	512	4	Data(cluster start)
2	575	4	Data(cluster end)
2	576	5	Data(cluster start)
2	639	5	Data(cluster end)
2	640	6	Data(cluster start)
2	703	6	Data(cluster end)
2	704	7	Data(cluster start)
2	767	7	Data(cluster end)
3	768	8	Data(cluster start)
3	831	8	Data(cluster end)
:	:	:	:
495	126975	1979	Data(cluster end)
495	126975	1979	Reserved Data
:	:	:	CHS調整
495	126975	1979	Reserved Data

FIG. 13

MBR	
ブート識別	80
開始ヘッド番号	0A
開始セクタ番号	10
開始シリンダ番号	0
システム識別	06
最終ヘッド番号	0F
最終セクタ番号	E0
最終シリンダ番号	F7
開始論理セクタ番号	0000014F
パーティションサイズ	0001EEB1

FIG. 14

14/19

PBR (FAT16)	
ジャンプコード	E90000
OEM名とバージョン	20202020 20202020
1セクタ当たりのバイト数	0200
1クラスタ当たりのセクタ数	40
予約セクタ数	0001
FATの数	02
Root Directoryのエントリ数	0200
論理セクタ数(<65536)	0000
メディアID	F8
1FAT当たりのセクタ数	0008
ヘッド当たりのセクタ数	0020
ヘッド数	0010
隠しセクタ数	0000014F
論理セクタ数(>=65536)	0001EEB1
物理ドライブ番号	00
予約	00
拡張ブート識別コード	29
ボリュームシリアル番号	00000000
ボリュームラベル	20202020 20202020 202020
ファイルシステムタイプ	"FAT16 "

FIG. 15

15/19

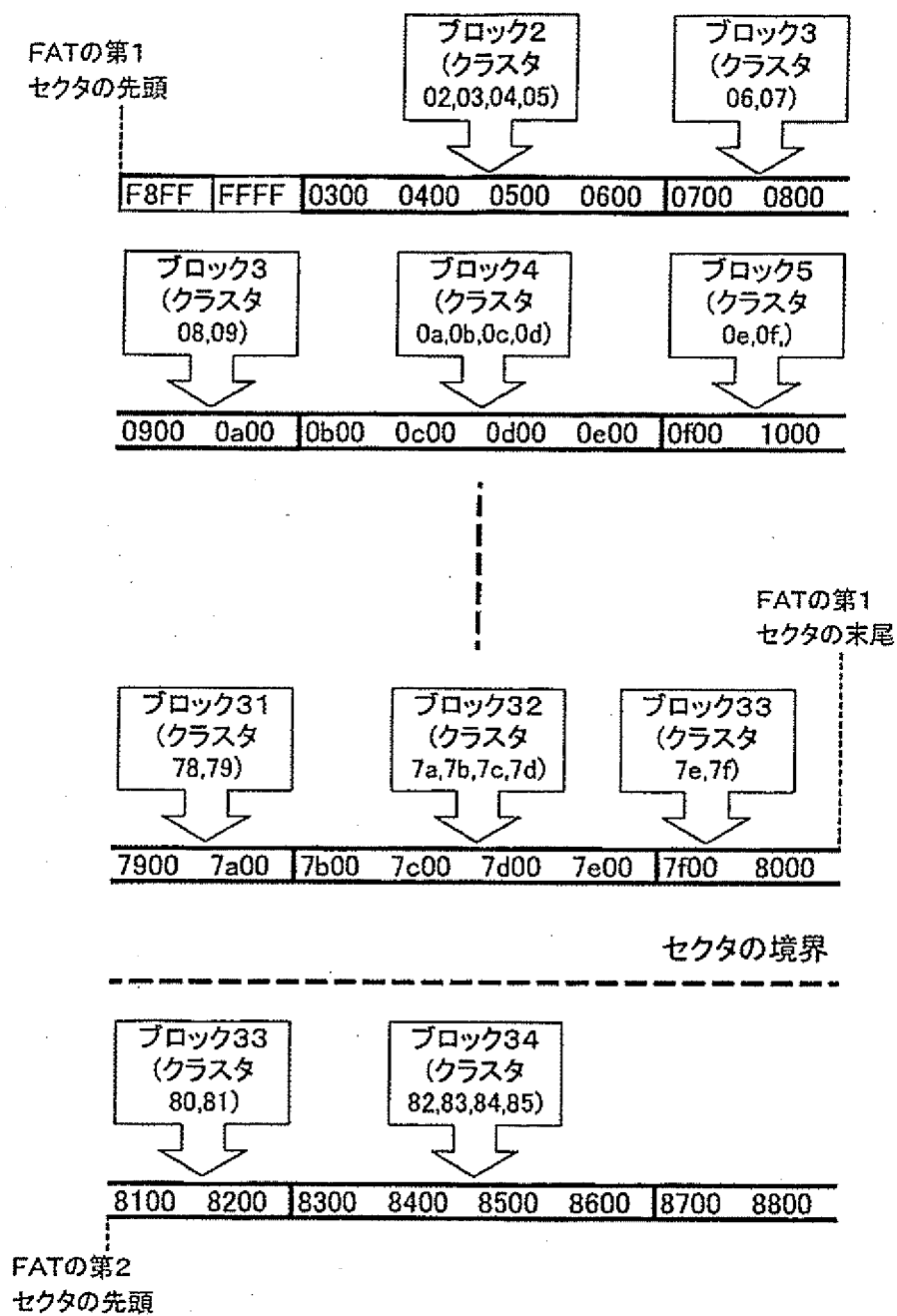


FIG. 16

16/19

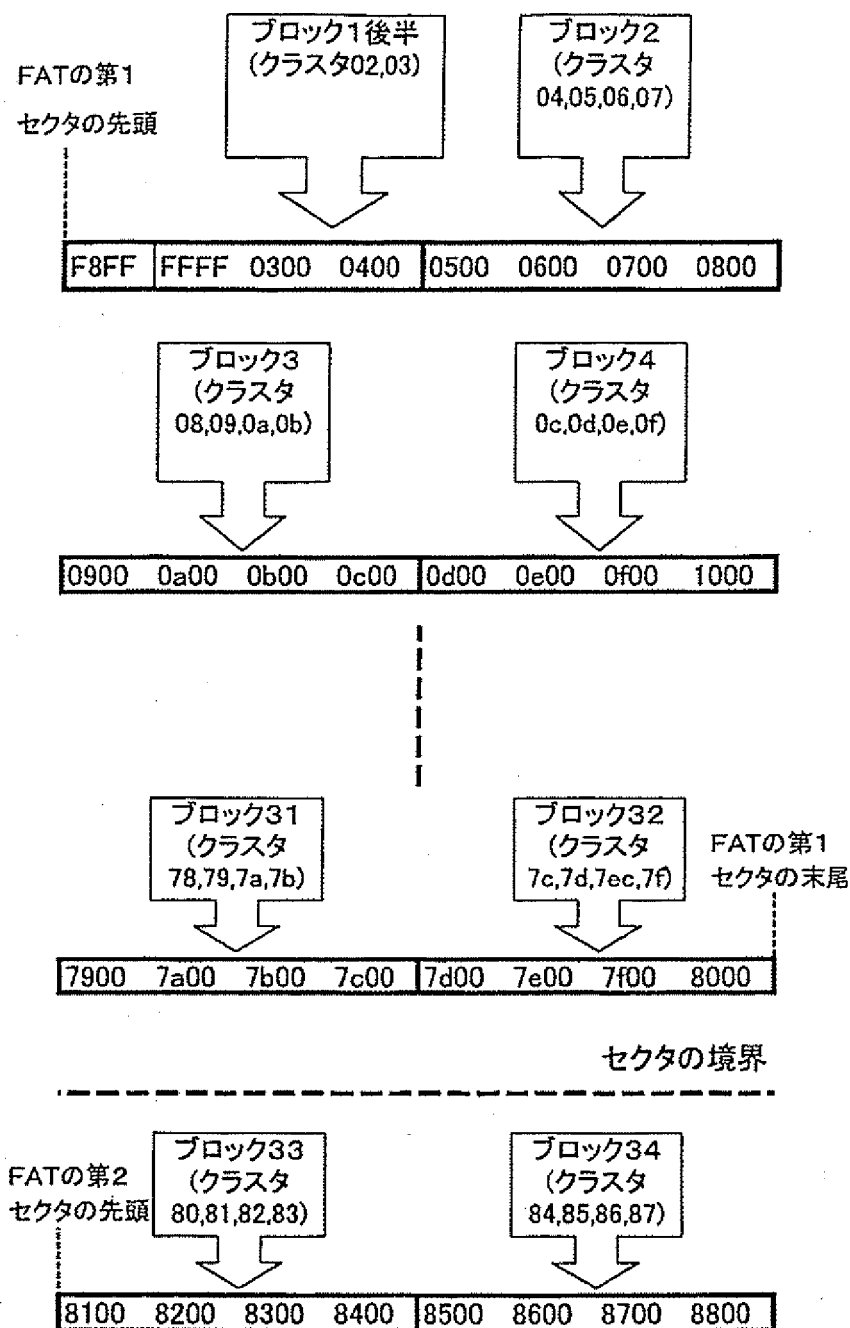


FIG. 17

17/19

	FAT仕様
sector	データ内容
0	MBR
1	PBR
2	FAT1
3	↓
4	↓
5	↓
6	↓
7	↓
8	↓
9	FAT1
10	FAT2
11	↓
12	↓
13	↓
14	↓
15	↓
16	↓
17	FAT2
18	ルートディレクトリエントリ
19	↓
48	↓
49	ルートディレクトリエントリ
50	クラスタ2
51	↓
110	↓
111	↓
112	↓
113	クラスタ2
114	クラスタ3
115	↓
175	↓
176	↓
177	クラスタ3
178	クラスタ4
179	↓
239	↓
240	↓
241	クラスタ4
242	クラスタ5
243	↓
303	↓
304	↓
305	クラスタ5
306	クラスタ6
307	↓
367	↓
368	↓
369	クラスタ6
370	クラスタ7

FIG. 18

18/19

クラスタサイズ > ブロックサイズ[16Kbyte]		
sector	ブロック番号	データ内容
0	0	MBR
1	↓	空き
2	↓	↓
3	↓	↓
9	↓	↓
10	↓	↓
11	↓	↓
17	↓	↓
18	↓	↓
19	↓	↓
31	0	↓
32	1	↓
33	↓	↓
46	↓	空き
47	↓	PBR
48	↓	FAT1
49	↓	↓
50	↓	↓
51	↓	↓
55	↓	FAT1
56	↓	FAT2
57	↓	↓
63	1	FAT2
64	2	ルートディレクトリエントリ
65	↓	↓
78	↓	↓
79	↓	↓
80	↓	↓
81	↓	↓
87	↓	↓
88	↓	↓
89	↓	↓
95	2	ルートディレクトリエントリ
96	3	クラスタ2
97	↓	↓
113	↓	↓
114	↓	↓
115	↓	↓
127	3	↓
128	4	↓
129	↓	↓
159	4	クラスタ2
160	5	クラスタ3
161	↓	↓
177	↓	↓
178	↓	↓
179	↓	↓
191	5	↓
192	6	↓
193	↓	↓
223	6	クラスタ3
224	7	クラスタ4
225	↓	↓
241	↓	↓

FIG. 19

19/19

クラスタサイズ = ブロックサイズ [32Kbyte] MAP2		
sector	ブロック番号	データ内容
0	0	MBR
1	↓	空き
61	↓	↓
62	↓	↓
63	0	↓
64	1	↓
65	↓	↓
66	↓	↓
77	↓	↓
78	↓	空き
79	↓	PBR
80	↓	FAT1
81	↓	↓
85	↓	↓
86	↓	↓
87	↓	FAT1
88	↓	FAT2
89	↓	↓
94	↓	↓
95	↓	FAT2
96	↓	ルートディレクトリエントリ
97	↓	↓
98	↓	↓
124	↓	↓
125	↓	↓
126	↓	↓
127	1	ルートディレクトリエントリ
128	2	クラスタ2
129	↓	↓
189	↓	↓
190	↓	↓
191	2	クラスタ2
192	3	クラスタ3
193	↓	↓
253	↓	↓
254	↓	↓
255	3	クラスタ3
256	4	クラスタ4
257	↓	↓
317	↓	↓
318	↓	↓
319	4	クラスタ4
320	5	クラスタ5
321	↓	↓
381	↓	↓
382	↓	↓
383	5	クラスタ5
384	6	クラスタ6
385	↓	↓

FIG. 20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/04709

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G06F12/00, G06K19/07

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G06F12/00, G06F3/06, G06K19/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-188701 A (Matsushita Electric Industrial Co., Ltd.), 10 July, 2001 (10.07.01), Full text; all drawings & WO 01/29670 A2	1-8
Y	JP 2000-298611 A (Sony Corp.), 24 October, 2000 (24.10.00), Full text; all drawings & US 6278678 B1 & EP 1028384 A2	1-8
Y	Osamu KOBAYASHI et al., special edition, Flash EEPROM, "Gaibu Kioku Sochi Muke Shiyo Kankyo Totonou", Nikkei Electronics, 11 April, 1994 (11.04.94), Vol.605, pages 75 to 91	1-8

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 July, 2003 (18.07.03)Date of mailing of the international search report
05 August, 2003 (05.08.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ G06F12/00, G06K19/07

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ G06F12/00, G06F3/06, G06K19/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996
日本国公開実用新案公報 1971-2003
日本国登録実用新案公報 1994-2003
日本国実用新案登録公報 1996-2003

国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-188701 A (松下電器産業株式会社) 2001.07.10, 全文, 全図 & W O 01/29670 A2	1 - 8
Y	JP 2000-298611 A (ソニー株式会社) 2000.10.24, 全文, 全図 & US 627867 8 B1 & EP 1028384 A2	1 - 8
Y	小林 修 外1名, 特集 フラッシュEEPROM 外部記憶装置向け使用環境整 う, 日経エレクトロニクス, 1994.04.11, 第605号, p. 75 -- 91	1 - 8

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

18.07.03

国際調査報告の発送日

05.08.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
原 秀人



5N 9644

電話番号 03-3581-1101 内線 3585